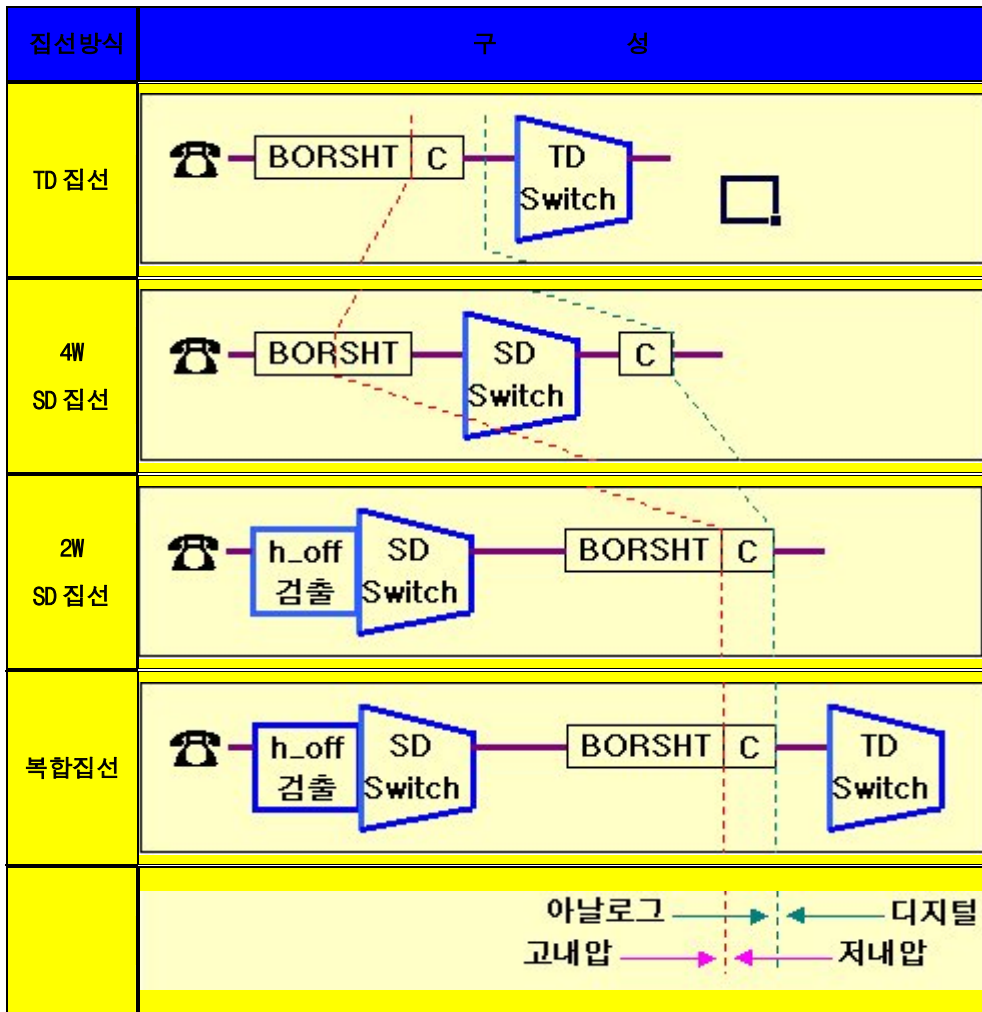


(그림 1.10) 가입자 정합회로 블록도

가입자 정합회로는 각각의 가입자마다 필요한 것이므로 교환기에서 차지하는 비중이 하드웨어적으로 가장 많은 부분이다. 때문에 소형화와 경제성이 필요하게되며 기능 또한 다기능을 요구하게 된다. 현재 교환기들은 BORSCHT 기능을 반도체 집적회로에 전용 IC 화 시켜서 사용하고 있다.

**\* 가입자 집선회로:**

교환기의 입장에서 볼 때 가입자선은 머리에 난 머리카락처럼 많다. 그러나 가입자선을 개별적으로 볼 때 사용율은 높지가 않다. 때문에 가입자선이 가입자 정합회로와 무조건 1:1로 구성된다면 교환기 전체의 효율면에서 상당한 무리를 가하게 된다. 이러한 문제점을 해결하기 위한 것이 가입자 집선 회로이다. 디지털 교환기에서는 다중화를 통하여 집선을 하며 여기에 소수의 BORSCHT 기능을 다수의 가입자선이 공용하도록 하여 교환기 전체의 효율성을 좋게 한다. 또한 BORSCHT 와 집선 기능을 복합 시키는 방식에 따라 TD(시분할)집선, SD(공간분할)집선, TD와 SD를 혼합한 복합 집선 방식 등으로 나눈다.



(그림 1.11) 각종 집선방식 구성도

| 집선방식     | BORSHT   | C        | 집선 스위치                                     |
|----------|----------|----------|--|
| TD 집선    | 각 가입자 단위 | 각 가입자 단위 | TD 스위치(메모리,논리스위치)                          |
| 4W SD 집선 | 각 가입자 단위 | 공동사용     | 저내압 SD 스위치(CMOS,pnpn)                      |
| 2W SD 집선 | 공동사용     | 공동사용     | 고내압 SD 스위치(reed,x-bar,pnpn,GDX)            |
| 복합집선     | 공동사용     | 공동사용     | 고내압 SD 스위치(reed,x-bar,pnpn,GDX),(메모리,논리회로) |

**TD 집선방식**은 BORSCHT 를 디지털화 시킨후 시분할 스위치 네트워크에 의해 집선 한다. 이방식은 집선 단에서부터 스위치 네트워크까지 완전하게 디지털화 되어 있으므로 모든 신호의 디지털화가 가능하고 제어가 용이하다.**SD 집선방식**은 공간분할 스위치를 이용한 방식으로 2선 및 4선집선 방식의 2가지 형태가 있다.

**2선 SD 집선방식**은 BORSHT 와 C 를 공유하는 방식이고 4선 SD 집선 방식은 BORSHT 를 각 가입자선 마다 할당 시키고 C 를 공유하는 방식이다.

**2선 SD 집선방식**은 집선 후에 BORSHT 회로를 공동이용 하므로 고 내압의 아날로그 스위치가 필요하다.

**4선 SD 집선 방식**은 각 가입자선마다 BORSHT 가 필요하므로 경제성은 떨어지지만 사용되는 아날로그 스위치 소자가 범용이므로 쉽게 구현할 수 있다.

**복합 집선방식**은 SD 와 TD 집선방식이 혼합된 방식으로 사용율이 저조한 저율의 가입자에 대해서는 경제성을 고려하여 SD 방식을 적용한다. 이방식은 TD 방식과의 제어를 통일적으로 수행하기가 상당히 까다롭다.

#### \* 중계선 정합장치

교환기와 교환기 사이에 구성된 국선(전송망,중계망)망을 교환기에 접속시키는 부분으로서 중계선을 수용하는 중계선 정합회로와 통신망에서의 망동기를 위한 동기회로로

구성되어 있다. 현재(2000년)에도 중계선(전송로)은 대부분이 T1 이나 E1 중에서 선택되어

사용되고 있으며 디지털 교환기 내부에서는 32ch 의 2.048Mbps 의 PCM 이 주로 사용된다.

통신망을 전송망과 교환망으로 구분할 때 각각은 아날로그와 디지털 형태가 혼재하고

있으나 발전추세는 전송교환의 디지털화 및 통합화 방향으로 가고 있다. 디지털 교환기의 등장으로 이제까지 전송 영역에 속해 있다고 생각되던 많은 기능들을 교환기내에서도 가능하게 되었다. 또한

디지털 교환기는 전송되는 정보의 형태에 관계 없이 중계선에서 편리한 디지털 형식(format)을

이용할 수 있기 때문에 DSP(Digital Signal Processing)를 구현하는 편리함을 제공한다. 보통

전송로가 24ch 의 1.544Mbps 와 32ch 의 2.048Mbps PCM 중에 선택되어 사용되는 것에 비하여 디지털

교환기내부에서는 32ch 의 2.048Mbps PCM 이 일반적으로 사용되고 있다. 즉 디지털 교환기를 보면

전통적으로 제어에 알맞은 **시분할방식**을 사용하며 교환기 내부에서의 신호형태는 32ch 방식

전송로에서 요구되는 비트형식을 따르지 않아도 된다. 만약 교환기가 순수한 시외(ToI) 교환국이고

전송로가 32ch 방식으로 운용되는 경우에는 신호의 중계를 위하여 교환기 내부 PCM 비트 형식을

전송방식에 맞추는 것이 편리하지만 우리나라에서는 해당되지 않는다. 교환기 내부의 시분할 형태가

32ch 방식 (A-low)이고 전송로가 24ch 방식(U-low)과 32ch 방식(U-low)일 경우 디지털 교환기와

전송망간의 정합이 항상 필요하게 된다. 이때의 정합에 필요한 기능들을 **GAZPACHO** 라고 한다.

**G (Generation of frame code)** : 프레임 코드 발생

**A (Alignment of frame)** : 프레임 배열 \*

**Z (Zero string suppression)** : 제로코드 억압

**P (Polar conversion)** : 극성 변화

- A (Alarm processing) : 경보 처리
- C (Clock recovery) : 클럭 재생
- H (Hunt during reframe) : 프레임 동기 탐색
- O (Office signaling) : 신호처리

GAZPACHO 기능을 만족시키기 위한 디지털 중계선 정합 회로의 구성은 아래와 같다.

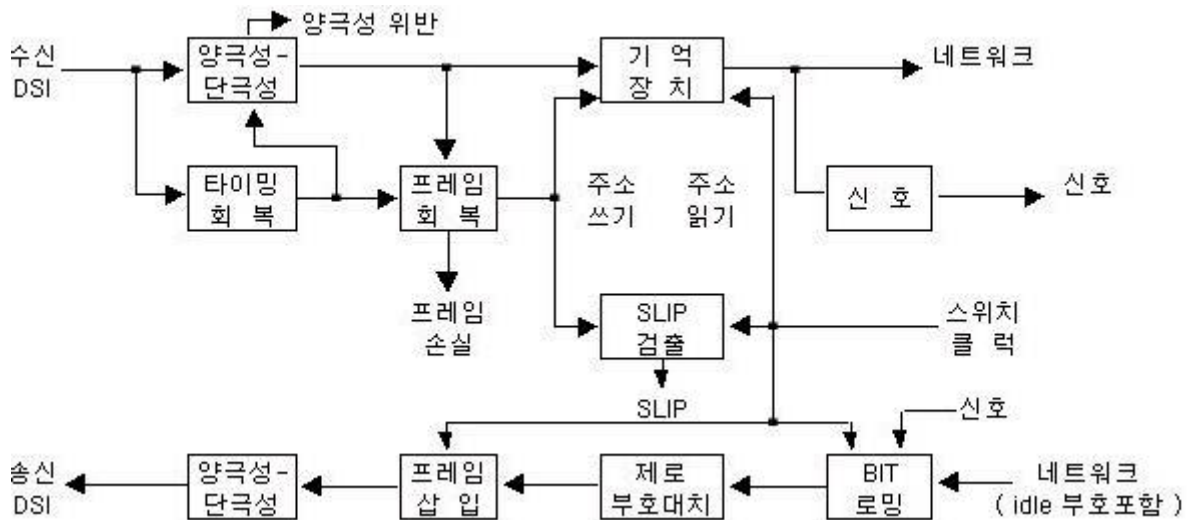


그림 1.12.) 디지털 중계 정합회로 구성

그림 1.12의 수신부에서는 수신되는 비트 열로부터 timing을 추출한다. 데이터 열은 수신된 clock timing에 의해 동기되어 positive와 negative로 분리된 후 단극성 펄스(unit-polar)로 변화되며 양극성 위반(bipolar violation)이 있을 경우 이를 검출한다. 프레임 복구회로(frame recovery)에서는 프레임 없음(out of frame) 여부를 감시하며, 각 비트의 상태가 프레임 패턴(frame pattern)에 맞는지를 점검한다. 디지털 중계선 정합회로에서는 프레임 배열(frame alignment) 절차에 의해서 지연이 발생하게 된다.

24ch(1.544Mbps)이 입력되는 중계선 정합회로에서 time slot 24의 정보가 들어올 때까지 버퍼 메모리 내에 저장되므로 지연이 발생하게 된다. 2개의 디지털 중계선 정합회로가 연결되면 다음과 같은 Loop delay가 발생하게 된다.

$$\text{Loop delay} = (\text{입력단위 frame alignment} + \text{출력지연}) + (\text{입력단위 frame alignment} + \text{출력지연})$$

여기에서 첫 번째 항은 발신 교환기의 지연시간을, 두 번째 항은 착신 교환기의 지연시간을 나타낸다. 만약 연결되는 상대국의 장치가 PCM 단국장치이면 Lopp delay 는 다음과 같다.

$$\text{Loop delay} = 125 \mu\text{s}(\text{최대}) + 0 + 0 + 0 = 125 \mu\text{s}(\text{최대})$$

그리고 연결되는 상대국이 디지털 교환기이어서 디지털 중계선 정합회로와 직접 연결되면 Loop delay 는 다음과 같다.

$$\text{Loop delay} = (125 \mu\text{s}/24) \times n + 0 + ((125 \mu\text{s}/24) \times (24-n)) + 0 = 125 \mu\text{s}$$

여기서 n 은 발신 교환기 내부의 time switching 에 의해 지연되는 time slot 수를 나타낸다. 위 식에서 알 수 있는 바와 같이 2 개의 디지털 교환기가 디지털 중계선으로 직접 연결되는 경우에 발생하는 지연은 2 개의 교환기 프레임의 상대적 위상과는 관계없이 124  $\mu\text{s}$  로 항상 일정하다. elastic store 의 목적은 입력 비트열의 timing jitter 를 억압하고 교환기의 내부 클럭과 동기가 유지되도록 timing 을 교정한다. elastic store 는 메모리로 구성되어 있으며 write 할 때는 수신된 clock timing 에 의해 write 되고 read 할 때는 교환기 내부의 clock 로 read 된다. Slip 검출회로는 elastic store 에서 overflow 가 발생 하는지를 감시한다. 이상과 같은 과정으로 신호정보를 분리하여 제어계로 보내준다. 송신부에서는 타임슬롯별로 매 6 번째 프레임의 채널별 LSB 에 필요한 신호정보를 삽입시키고 연속적으로 8 개 이상의 zero code 가 나오지 않도록 조치하며 전송패턴에 맞도록 프레임을 삽입한다. 마지막으로 전송로에 맞게 양극성(bipolar) 형태로 변환한다. 양극성으로 변환하는 방법은 국가별로 여러 가지 방법을 고안하여 사용하고 있으며 우리 나라에서는 AMI(Alternate Mark Inversion)방식을 사용하고 있다. AMI 방식은 입력부호가 0110101 일 때 이를 0 + - 0 + 0 - 의 바이폴라로 변환하며 전송시의 전력 스펙트럼이 낮은 주파수쪽에 있게 하여 전송거리를 연장시킬 수 있다. 미국의 벨 연구소에는 T1 방식의 2 배(48ch)의 전송용량을 갖는 T1C, T1D 방식도 개발하였는데 T1D 방식은 전송로 케이블의 양방향을 등가적으로 별도 케이블에 수용하여 누화 잡음을 경감하고 2 배 (3.152Mbps)로 전송하며 이에 비해 T1D 방식은 전송로 부호에서 전력 스펙트럼이 지역에 집중되는 두오 이진 (duo binary)부호를 사용해서 누화 잡음을 경감하며 2 배의 전송용량을 갖게 한다. 24ch 방식의 전송로를 32ch 단위의 스위치 네트워크에 정합 시키기 위한 방법은 여러 가지가 있으며 아래의 표 1.3(채널정합방식)에 3 가지 형태를 제시하고 있다. 이들 방식을 구현하기 위해서는 프레임의 재구성, 동기, 신호의 분리 및 삽입 등의 기능이 모든 방식에서 필요하며 부호화 법칙과 상이할 경우에는 부호변환기능이 요구된다.